

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
Please do not report the images to the  
Image Problem Mailbox.



(19)

(11) Publication number:

**06164289**

Generated Document.

**PATENT ABSTRACTS OF JAPAN**(21) Application number: **04318092**(51) Intl. Cl.: **H03H 7/48**(22) Application date: **27.11.92**

(30) Priority:

(43) Date of application  
publication: **10.06.94**(84) Designated contracting  
states:(71) Applicant: **TDK CORP**(72) Inventor: **HAYASHI KATSUHIKO**

(74) Representative:

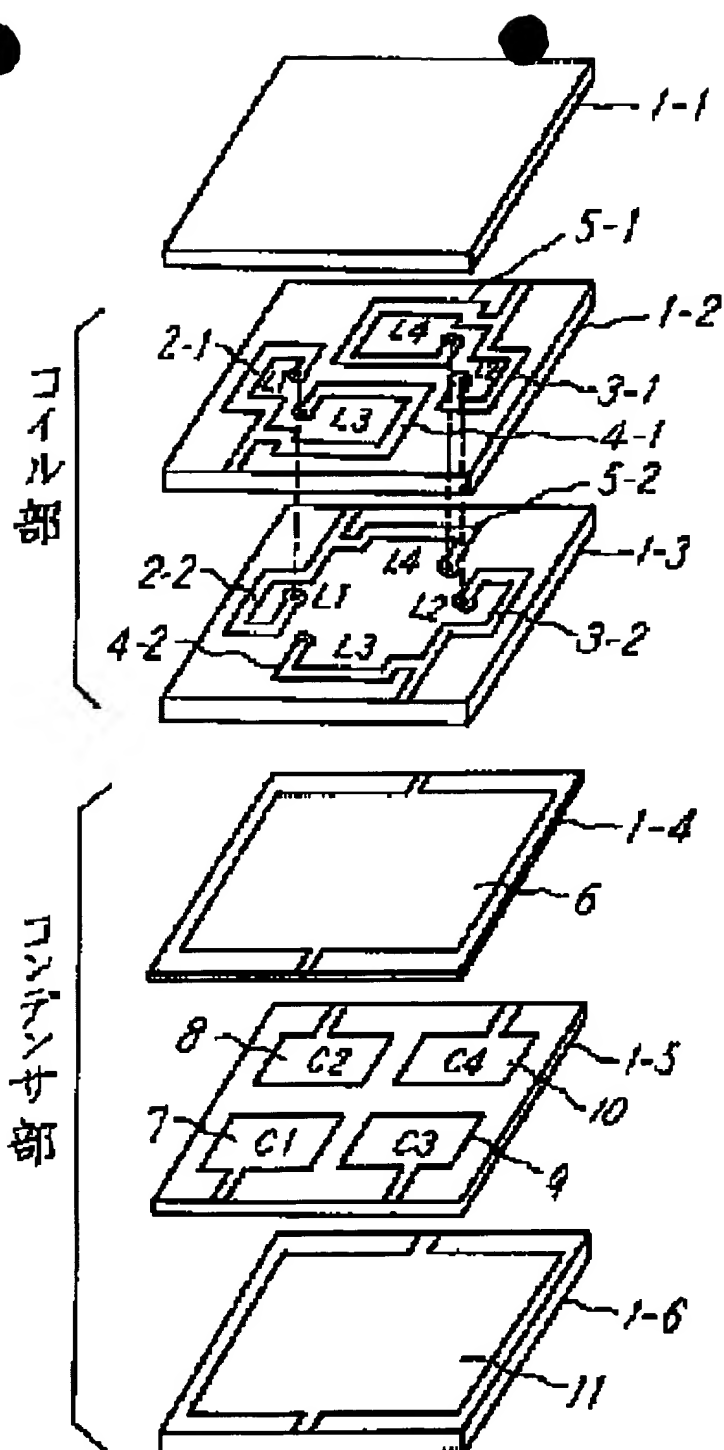
**(54) INDUCTIVE COUPLING  
TYPE HYBRID COUPLER**

(57) Abstract:

**PURPOSE:** To provide a coupler made into a small SMD and to improve mass production capability by means of inductive coupling type hybrid circuit with wide band characteristic.

**CONSTITUTION:** In the inductive coupling type hybrid coupler in which the inductive coupling type hybrid circuit connecting in series four coils L1-L4 in ring shape and connecting capacitors C1-C4 to each connection point is used, and each coil and capacitor are mounted in a multilayer substrate, the four coils are set on the same layers 1-2, 1-3 of the multilayer substrate, and also, two coils L3, L4 with higher inductance value are set adjacently almost in the center part of the layers 1-2, 1-3, and remaining two coils L1, L2 with smaller inductance value are set on the side of the coils L3, L4, and also, at an intermediate position. Also, four capacitors are set by arranging side by side on the same layer (dielectric layer).

COPYRIGHT: (C)1994,JPO&amp;Japio



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-164289

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl.<sup>5</sup>

H 0 3 H 7/48

// H 0 3 H 7/01

識別記号

C 9184-5 J

Z 8321-5 J

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 2 (全 9 頁)

(21)出願番号 特願平4-318092

(22)出願日 平成4年(1992)11月27日

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 林 克彦

東京都中央区日本橋一丁目13番1号 ティーディーケイ株式会社内

(74)代理人 弁理士 今村 辰夫 (外1名)

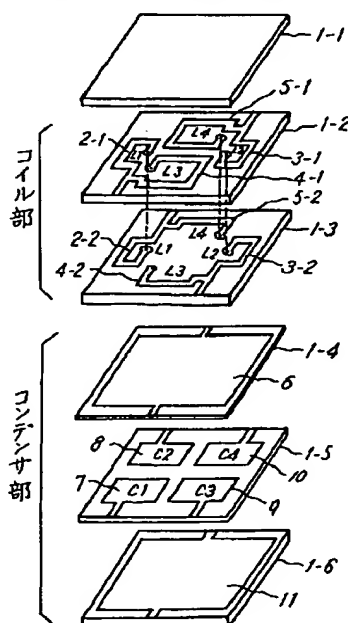
(54)【発明の名称】 誘導結合型ハイブリッドカブラ

(57)【要約】

【目的】 本発明は誘導結合型ハイブリッドカブラに関し、帯域特性の広い誘導結合型ハイブリッド回路により、小型SMD化したカブラを実現し、量産性を向上させることを目的とする。

【構成】 4個のコイルL1～L4をリング状に直列接続し、各接続点にコンデンサC1～C4を接続した誘導結合型ハイブリッド回路を使用し、各コイルと、コンデンサとを多層基板に実装した誘導結合型ハイブリッドカブラにおいて、4個のコイルを多層基板の同一層1-2、1-3に設定すると共に、該層1-2、1-3の略中央部に、インダクタンス値の大きい2個のコイルL3、L4を隣合させて設定し、これらのコイルL3、L4の両脇であって、その中間位置に、インダクタンス値の小さい、残りの2個のコイルL1、L2を設定した。また、4個のコンデンサを、同一層(誘電体層)に、並べて設定した。

本発明の原理説明図



## 【特許請求の範囲】

【請求項1】 インダクタンス値の小さい2個のコイル（ $L_1$ 、 $L_2$ ： $L_1=L_2=L_a$ ）と、  
インダクタンス値の大きい2個のコイル（ $L_3$ 、 $L_4$ ：  
 $L_3=L_4=L_b$ ）とからなる4個のコイル（ $L_1\sim L_4$ ；但し $L_a<L_b$ ）を、リング状となるように、互いに直列接続し、

上記コイルの各接続点に、一方の電極を接地したコンデンサ（ $C_1$ 、 $C_2$ 、 $C_3$ 、 $C_4$ ）を接続すると共に、  
上記接続点の内、3つの接続点を、それぞれポート（入／出力端子）（ $P_1$ 、 $P_2$ 、 $P_3$ ）の接続点とし、残りの接続点を、終端抵抗（ $R$ 。）の接続点とした誘導結合型ハイブリッド回路（HY）を使用し、

上記各コイル（ $L_1\sim L_4$ ）と、コンデンサ（ $C_1\sim C_4$ ）とを、導体パターンにより、多層基板に実装した誘導結合型ハイブリッドカブラにおいて、

上記4個のコイル（ $L_1\sim L_4$ ）を、導体パターンにより、多層基板の同一層（絶縁体層）（1-2、1-3）に設定すると共に、

上記層（絶縁体層）（1-2、1-3）の略中央部に、インダクタンス値の大きい2個のコイル（ $L_3$ 、 $L_4$ ）を隣り合わせて設定し、

かつ、これらのコイル（ $L_3$ 、 $L_4$ ）の両脇であって、その略中間位置（ $L_3$ 、 $L_4$ の中間位置）に、インダクタンス値の小さい、残りの2個のコイル（ $L_1$ 、 $L_2$ ）を設定したことを特徴とする誘導結合型ハイブリッドカブラ。

【請求項2】 上記コイルを設定した層（1-2、1-3）とは別の層（誘電体層）（1-4、1-5、1-6）に、

導体パターンにより、上記4個のコンデンサ（ $C_1$ 、 $C_2$ 、 $C_3$ 、 $C_4$ ）を設定すると共に、

これら4個のコンデンサ（ $C_1\sim C_4$ ）を、同一層（誘電体層）に、並べて設定したことを特徴とする請求項1記載の誘導結合型ハイブリッドカブラ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、コードレスホン、携帯電話機等の無線機器、或いはその他の各種通信機器等の分野において、方向性結合器、移相器、電力分配器、電力合成器等として利用可能な誘導結合型ハイブリッドカブラに関する。

## 【0002】

【従来の技術】図5～図7は、従来例を示した図であり、図5はハイブリッド回路の説明図、図6は誘導結合型ハイブリッドカブラの特性例、図7は容量結合型ハイブリッドカブラの特性例を示した図である。

【0003】図5～図7中、 $L_1\sim L_4$ 、 $L_{11}$ 、 $L_{12}$ はコイル、 $C_1\sim C_4$ 、 $C_{11}\sim C_{16}$ はコンデンサ、 $P_1\sim P_3$ ポート（入／出力端子）、 $R$ は終端抵

抗、HYはハイブリッド回路を示す。

【0004】①：ハイブリッドカブラの一般的な説明・・・図5参照

従来、各種の無線機器、或いは他の通信機器等において、ハイブリッド回路を使用したカブラ（以下「ハイブリッドカブラ」という）が用いられていた。

【0005】一般的に、ハイブリッドカブラ（hybrid coupler）は、3つ以上のポート（入／出力端子）を持った回路であり、電力の分配器、合成器として用いられ、或いは、移相器として用いられる。

【0006】上記ハイブリッドカブラは、例えば図5A、図5Bに示したように、ハイブリッド回路HYに、3つのポート $P_1$ 、 $P_2$ 、 $P_3$ を設け、ポートを設けない部分に、終端抵抗 $R$ を接続した構成となっている。

【0007】このようなハイブリッドカブラにおいて、ポート $P_1$ に信号を入力すると、ポート $P_2$ 、 $P_3$ の両方に信号が現れる（分配器として使用する場合）。しかし、ポート $P_2$ に信号を入力すると、ポート $P_1$ には信号が現れるが、ポート $P_2$ 、 $P_3$ 間には、アイソレーションがあるため、ポート $P_3$ には、信号が現れない。

【0008】また、ポート $P_3$ に信号を入力した場合にも、ポート $P_1$ には信号が現れるが、ポート $P_2$ には信号が現れない。更に、ポート $P_2$ 、 $P_3$ に同時に信号を入力すると、これらの信号が合成されて、ポート $P_1$ に合成された信号が現れる（合成器として使用した場合）。

【0009】更に、ポート $P_1$ に信号を入力した場合、ポート $P_2$ 、 $P_3$ に位相の異なる（例えば、位相差 $90^\circ$ ）信号が現れる（移相器として使用した場合）。

②：ハイブリッドカブラの具体的な説明・・・図5参照  
上記ハイブリッドカブラに使用するハイブリッド回路HYとしては、例えば、図5Aに示した誘導結合型ハイブリッド回路と、図5Bに示した容量結合型ハイブリッド回路が知られていた。

【0010】図5Aの誘導結合型ハイブリッド回路では、ハイブリッド回路HYを、コイル $L_1\sim L_4$ と、コンデンサ $C_1\sim C_4$ で構成し、図5Bの容量結合型ハイブリッド回路では、ハイブリッド回路HYを、コイル $L_{11}$ 、 $L_{12}$ と、コンデンサ $C_{11}\sim C_{16}$ で構成している。

【0011】上記図5Aの誘導結合型ハイブリッド回路、図5Bの容量結合型ハイブリッド回路において、コイル $L_1\sim L_4$ 、 $L_{11}$ 、 $L_{12}$ のインダクタンス値を $L_1\sim L_4$ 、 $L_{11}$ 、 $L_{12}$ で表現し、コンデンサ $C_1\sim C_4$ 、 $C_{11}\sim C_{16}$ の容量（静電容量）を、 $C_1\sim C_4$ 、 $C_{11}\sim C_{16}$ で表現した場合、上記各コイル及びコンデンサの素子定数を、次のように設定する。

【0012】すなわち、図5Aの回路では、 $L_1=L_2=L_a$ 、 $L_3=L_4=L_b$ 、 $L_a<L_b$ の関係で設定すると共に、 $C_1=C_2=C_3=C_4$ の関係で設定する。

また、図5Bの回路では、 $L11=L12$ の関係で設定すると共に、 $C12=C15$ 、 $C11=C13=C14=C16$ の関係で設定する。

【0013】③：ハイブリッドカブラの特性の説明・・・図6、図7参照

上記ハイブリッドカブラの特性（ $90^\circ$  移相器としての特性）を図6、図7に示す。以下、図6、図7を参照しながら説明する。

【0014】図6は、誘導結合型ハイブリッドカブラの特性例であり、図6Aは移相特性、図6Bは通過帯域特性を示す。また、図7は、容量結合型ハイブリッドカブラの特性例であり、図7Aは移相特性、図7Bは通過帯域特性を示す。

【0015】なお、各図の横軸は周波数 $f$ （MHz）、図6A、図7Aの縦軸は位相差 $\phi$ 、図6B、図7Bの縦軸は、出力比（dB）を示す。

③-1：移相特性の説明・・・図6A、図7A参照

上記ハイブリッドカブラを、移相器として使用した場合、ポートP1に信号を入力すると、ポートP2及びポートP3に、位相差のある信号が出力する（図5参照）。

【0016】図6A、図7Aでは、上記ポートP2、P3に出力する信号間の位相差を $\phi$ とし、上記信号の周波数を $f$ （MHz）として、各特性（ $90^\circ$  移相器としての特性）を示してある。

【0017】すなわち、上記ハイブリッドカブラを、 $90^\circ$  移相器として設計した場合、上記位相差 $\phi$ が、 $90^\circ - 3^\circ \leq \phi \leq 90^\circ + 3^\circ$ の条件を満たす周波数帯域が、対象周波数帯域であり、この周波数帯域（帯域幅）を「FB」で図示してある。

【0018】図から明らかなように、上記周波数帯域（帯域幅）「FB」は、誘導結合型ハイブリッドカブラ（図6Aの特性）の方が、容量結合型ハイブリッドカブラ（図7Aの特性）よりも広がっている。

【0019】また、誘導結合型ハイブリッドカブラ（図6Aの特性）の方が、容量結合型ハイブリッドカブラ（図7Aの特性）よりも、移相特性の変化が滑らかである。このように、 $90^\circ$  移相器として設計した場合、誘導結合型ハイブリッドカブラの方が、容量結合型ハイブリッドカブラよりも、帯域幅（FB）を広く設計でき、量産性の面でも有利である。

【0020】③-2：通過帯域特性の説明・・・図6B、図7B参照

上記ハイブリッドカブラ（ $90^\circ$  移相器）の通過帯域特性を、図6B、図7Bに示す。図6B、図7Bにおいて、N1はポートP2、P3間のアイソレーション特性、N2はポートP1→P3間の挿入損失特性、N3はポートP1→P2間の挿入損失特性を示す。

【0021】上記特性N1では、ポートP2、P3間のアイソレーションが20dB以上の周波数帯域（帯域

幅）を、「FB1」で図示してある。また、挿入損失特性N2、N3では、挿入損失が、「3dB+1dB」までの周波数帯域（帯域幅）を、「FB2」で示してある。

【0022】図から明らかなように、アイソレーション特性の帯域幅「FB1」は、誘導結合型ハイブリッドカブラと、容量結合型ハイブリッドカブラとで、あまり差はない。しかし、挿入損失特性の帯域幅「FB2」は、誘導結合型ハイブリッドカブラの方が、容量結合型ハイブリッドカブラよりも広がっている。

【0023】すなわち、 $90^\circ$  移相器として設計した場合、誘導結合型ハイブリッドカブラの方が、容量結合型ハイブリッドカブラよりも、通過帯域特性の対象周波数帯域幅（FB2）を広く設計でき、量産性の面でも有利である。

【0024】

【発明が解決しようとする課題】上記のような従来のものにおいては、次のような課題があった。（1）、例えばハイブリッドカブラを、 $90^\circ$  移相器として設計した場合、誘導結合型ハイブリッドカブラは、容量結合型ハイブリッドカブラに比べて、

①：移相特性の変化が滑らかであり、該移相特性（ $90^\circ - 3^\circ \leq \phi \leq 90^\circ + 3^\circ$  帯域）における帯域幅「FB」が広い。

【0025】②：また、挿入損失特性（3dB+1dB 帯域）における帯域幅「FB2」も広い。

すなわち、 $90^\circ$  移相器として設計した場合、誘導結合型ハイブリッドカブラの方が、容量結合型ハイブリッドカブラよりも帯域幅（FB、FB2）を広く設計でき、量産性の面でも有利である。

【0026】しかしその反面、誘導結合型ハイブリッドカブラは、コイルを主体とした回路であるため、コイル間の磁界結合が多い。従って、誘導結合型ハイブリッド回路によるハイブリッドカブラの小型SMD（表面実装部品）化には適していない。

【0027】すなわち、ハイブリッドカブラの小型SMD化を行うには、同一基板上に、多数のコイルを互いに接近させて配置する必要がある。このため、コイル間の磁界結合が多くなり、所望の特性が出にくい。従って、上記のように、小型SMD化には適していない。

【0028】（2）、容量結合型ハイブリッドカブラは、コイル数が少ないため、上記のようなコイル間の磁界結合も少ない。従って、この点では、誘導結合型ハイブリッドカブラよりも、ハイブリッドカブラの小型SMD化には適している。

【0029】しかしその反面、 $90^\circ$  移相器として設計した場合、容量結合型ハイブリッドカブラは、誘導結合型ハイブリッドカブラに比べて、

①：移相特性の変化が滑らかでなく、該移相特性（ $90^\circ - 3^\circ \leq \phi \leq 90^\circ + 3^\circ$  帯域）における帯域幅「F

B」が狭い。

【0030】②：また、挿入損失特性（3dB+1dB帯域）における帯域幅「FB2」も狭い。

すなわち、90°移相器として設計した場合、容量結合型ハイブリッドカプラは、誘導結合型ハイブリッドカプラ程、帯域幅（FB、FB2）を広く設計できない。

【0031】従って、量産時には、製造時のバラツキの許容範囲が狭く、小型SMD化したハイブリッドカプラの量産には、不向きである。本発明は、このような従来の課題を解決し、帯域特性の広い誘導結合型ハイブリッド回路により、小型SMD化した誘導結合型ハイブリッドカプラを実現すると共に、該ハイブリッドカプラの量産性を向上させることを目的とする。

【0032】

【課題を解決するための手段】図1は本発明の原理説明図であり、図1中、図5と同じものは、同一符号で示してある。

【0033】また、1-1~1-6は多層基板の第1層~第6層、2-1、2-2、3-1、3-2、4-1、4-2、5-1、5-2はコイルパターン、6、11はGND電極（GND電極パターン）、7~10はコンデンサ電極パターン示す。

【0034】本発明は上記の課題を解決するため、次のように構成した。（1）、インダクタンス値の小さい2個のコイルL1及びL2（ $L1=L2=La$ ）と、インダクタンス値の大きい2個のコイルL3及びL4（ $L3=L4=Lb$ ）とからなる4個のコイルL1~L4（但し $La<Lb$ ）を、リング状となるように、互いに直列接続し、上記コイルの各接続点に、一方の電極を接地したコンデンサC1、C2、C3、C4を接続すると共に、上記接続点の内、3つの接続点を、それぞれポート（入出力端子）の接続点とし、残りの接続点を、終端抵抗の接続点とした誘導結合型ハイブリッド回路を使用し、上記各コイルL1~L4と、コンデンサC1~C4とを、導体パターンにより、多層基板に実装した誘導結合型ハイブリッドカプラにおいて、上記4個のコイルL1~L4を、導体パターンにより、多層基板の同一層（絶縁体層）1-2、1-3に設定すると共に、上記層（絶縁体層）1-2、1-3の略中央部に、インダクタンス値の大きい2個のコイルL3、L4を隣合させて設定し、かつ、これらのコイルL3、L4の両脇であって、その略中間位置（L3、L4の中間位置）に、インダクタンス値の小さい、残りの2個のコイルL1、L2を設定した。

【0035】（2）、構成（1）において、コイルを設定した層1-2、1-3とは別の層（誘電体層）1-4、1-5、1-6に、導体パターンにより、上記4個のコンデンサC1、C2、C3、C4を設定すると共に、これら4個のコンデンサC1~C4を、同一層（誘電体層）に、並べて設定した。

【0036】

【作用】上記構成に基づく本発明の作用を、図1に基づいて説明する。

④：コイル部の説明

本発明では、相互に磁界結合するコイルを、設計当初から考えた上で、コイル定数の設定を行い、かつ、コイル配置を行う。

【0037】この場合、各コイルについて、インダクタンスの値を、 $L1=L2=La$ 、 $L3=L4=Lb$ 、 $La<Lb$ の関係で設定することは、上述の通りである。すなわち、コイルの定数関係は、対称的な関係であり、また、 $La<Lb$ の関係がある。

【0038】そこで、図1に示したように、インダクタンス値の大きいコイルL3、L4を、多層基板の第2、第3層（絶縁体層）1-2、1-3の略中央部に、隣合うように配置し、その両側に、インダクタンス値の小さいコイルL1、L2を配置する。

【0039】この場合、コイルL1、L2は、コイルL3、L4との磁界結合をなるべく少なくするため、該コイルL3、L4の両脇であって、かつ両コイルL3、L4の中間の位置に配置する（L1、L2と、L3、L4との隣接部分を出来るだけ少なくする）。

【0040】上記のように、コイルL3、L4を、シートの略中央部に、隣合うように配置した方が、小型化にも適しており、また、コイル間の結合を考えた上でも、コイルL3、L4は、ある程度の磁界結合を起こすが、コイルL1とコイルL2間では、磁界結合は、殆ど無い。

【0041】更に、コイルL1とL3、コイルL1とL4、コイルL2とL3、コイルL2とL4との間の磁界結合も、上記のように配置（L3、L4の両側で、かつその中間の位置に、L1とL2を配置）したので、磁界結合が最小限に抑えられる。

【0042】特に重要なことは、コイルのインダクタンス値が、 $L1=L2$ 、 $L3=L4$ の関係にあるので、これらのコイルのパターニングは、基板の中心に対して、点対称に配置する必要がある。

【0043】これにより、それぞれのコイル間の磁界結合が発生しても、上記のような対称配置が、印刷方法により、安定して形成されるため、製品の量産時にも、安定した特性の確保が可能となる。

【0044】⑤：コンデンサ部の説明

コンデンサ部に配置するコンデンサC1~C4は、 $C1=C2=C3=C4$ （静電容量が全て等しい）の関係で設定する。

【0045】この場合、4個のコンデンサC1、C2、C3、C4を構成する一方側のコンデンサ電極パターン（GND側でないホット側の電極）7、8、9、10を、多層基板の第5層（誘電体層）1-5上に設定する。また、第4層1-4と、第6層1-6には、GND

電極6、11を設定する。

【0046】そして、上記コンデンサ電極7〜10と、GND電極6、11とで、コンデンサ部のコンデンサC1〜C4を構成する。上記のように、ホット側のコンデンサ電極パターンを、1つの層（誘電体層）上にパターンニング（対称的に配置）することにより、量産時に、コンデンサも安定的に形成出来る。

【0047】

【実施例】以下、本発明の実施例を図面に基づいて説明する。図2〜図4は、本発明の実施例を示した図であり、図2〜図4中、図1、及び図5〜図7と同じものは、同一符号で示してある。また、1-1〜1-7は多層基板の第1〜第7層、11〜16は外部電極（外部端子）を示す。

【0048】本実施例のハイブリッドカブラは、図5Aに示した誘導結合型ハイブリッド回路を用いて、ハイブリッドカブラを構成したものである。従って、ハイブリッド回路HYの構成は、図5Aと同じである。以下、図5Aを参照しながら説明する。

【0049】①：コイルとコンデンサの配置の説明・・・図2参照

図2は、コイルとコンデンサの配置の説明図であり、図2Aはコイルの配置説明図、図2Bはコンデンサの配置説明図である。

【0050】①-1：コイルの配置説明・・・図2A参照

本実施例では、相互に磁界結合するコイルを、設計当初から考えた上で、コイル定数の設定を行い、かつ、コイル配置（パターンニング）を行う。

【0051】この場合、各コイルについて、インダクタンス値を、 $L1=L2=La$ 、 $L3=L4=Lb$ 、 $La<Lb$ の関係で設定することは、上述の通りである。すなわち、コイルの定数関係は、対称的な関係であり（図5A参照）、また、 $La<Lb$ の関係がある。

【0052】そこで、図2Aに示したように、インダクタンス値の大きいコイルL3、L4を、多層基板のシート（絶縁体層）の略中央部に、隣合うように配置し、その両側に、インダクタンス値の小さいコイルL1、L2を配置する。

【0053】この場合、コイルL1、L2は、コイルL3、L4との磁界結合を成るべく少なくするため、該コイルL3、L4の両脇であって、かつ両コイルL3、L4の中間の位置に配置する（L1、L2と、L3、L4との隣接部分を出来るだけ少なくする）。

【0054】上記のように、コイルL3、L4を、シート（絶縁体層）の略中央部に、隣合うように配置した方が、小型化にも適しており、また、コイル間の結合を考えた上でも、コイルL3、L4は、ある程度の磁界結合を起こすが、コイルL1とコイルL2間では、磁界結合は、殆ど無い。

【0055】更に、コイルL1とL3、コイルL1とL4、コイルL2とL3、コイルL2とL4との間の磁界結合も、上記のように配置（L3、L4の両側で、かつその中間の位置に、L1とL2を配置）したので、磁界結合が最小限に抑えられる。

【0056】特に重要なことは、コイルのインダクタンス値が、 $L1=L2$ 、 $L3=L4$ の関係にあるので、これらのコイルのパターンニングは、基板の中心に対して、点対称に配置する必要がある。

【0057】これにより、それぞれのコイル間の磁界結合が発生しても、上記のような対称配置が、印刷方法により、安定して形成されるため、製品の量産時にも、安定した特性の確保が可能となる。

【0058】②-2：コンデンサの配置の説明・・・図2B参照

C1=C2=C3=C4の関係で設定することは、上述の通りである。そこで、これらのコンデンサは、図2Bに示したように配置する。すなわち、4個のコンデンサC1、C2、C3、C4を、1つのシート（誘電体層）上にパターンニング（対称的に配置）する。このようにすれば、コンデンサも、安定的に形成出来る。

【0059】②：ハイブリッドカブラの説明・・・図3、図4参照

図3はハイブリッドカブラの分解斜視図、図4は、ハイブリッドカブラの斜視図（完成品の外観図）を示す。

【0060】本実施例では、上記ハイブリッド回路のコイルとコンデンサを、導体パターン（導体ベーストの印刷等により形成）により、多層基板の各シート（誘電体層等）上に形成する。

【0061】この場合、図3に示したように、第1層1-1〜第7層1-7の各シート（誘電体層等）を用いて、上記導体パターンのパターンニングを行い、ハイブリッドカブラを構成する。

【0062】そして、多層基板の第2層1-2、第3層1-3のシートに、コイル部を形成し、第5層1-5、第6層1-6、第7層1-7のシートに、コンデンサ部を形成する。具体的には、次の通りである。

【0063】②-1：第1層1-1は、何もパターンニングせず、保護層として使用する。

②-2：第2層1-2、第3層1-3のシート（絶縁体層）には、コイルL1、L2、L3、L4を、図2Aに示した配置で形成する。

【0064】すなわち、第2層1-2には、導体ベーストの印刷等により、コイルパターン2-1、3-1、4-1、5-1を形成し、第3層1-3には、導体ベーストの印刷等により、コイルパターン2-2、3-2、4-2、5-2を図示のように、形成する。

【0065】そして、第2層1-2上のコイルパターンと、第3層上のコイルパターンの所定部分をビア（Via）により接続（図の点線部分）し、上記コイルL1、



L2、L3、L4を形成する。

【0066】なお、コイルパターン2-1と2-2でコイルL1を構成し、コイルパターン3-1と3-2でコイルL2を構成し、コイルパターン4-1と4-2でコイルL3を構成し、コイルパターン5-1と5-2でコイルL4を構成する。

【0067】②-3：第4層1-4には、ダミー層であり、何もパターンニングしない。このダミー層は、コイル部と、コンデンサ部との距離を大きくすることにより、上記L1～L4のQがあがり結果的にハイブリッドカブラの挿入損失を少なくするための層である。

【0068】②-4：第5層1-5には、GND電極（GND電極パターン）6を、導体ペーストの印刷等により、ベタパターンとして形成する。このGND電極6は、コンデンサのGND側電極として用いる。

【0069】②-5：第6層1-6には、コンデンサC1、C2、C3、C4の各コンデンサ電極パターン（ホット側の電極）7～10を、図2Bに示した配置で形成（パターンニング）する。

【0070】図示のように、第6層1-6上には、4つのコンデンサC1、C2、C3、C4を構成する各コンデンサ電極パターン7、8、9、10（いずれもGND側でないホット側の電極）を、導体ペーストの印刷等により形成（基板の中心に対して対称的に形成）する。

【0071】なお、コンデンサ電極7は、コンデンサC1の電極であり、コンデンサ電極8は、コンデンサC2の電極であり、コンデンサ電極9は、コンデンサC3の電極であり、コンデンサ電極10は、コンデンサC4の電極である。

【0072】②-6：第7層1-7には、GND電極（GND電極パターン）11を、導体ペーストの印刷等により、ベタパターンとして形成する。このGND電極11は、コンデンサのGND側電極として用いる。

【0073】上記のように、GND電極11がコンデンサの外側に形成されているので、底面側からの影響を受けにくい構造になっている。

③：完成品の説明・・・図4参照

上記各層を積層し、外部電極（外部端子）を形成して、SMD化したハイブリッドカブラとする。このようにして完成したハイブリッドモジュールの斜視図を図4に示す。

【0074】図4において、ハイブリッドカブラ12の両端部には、外部電極（外部端子）11～16を形成する。この外部電極の内、11はポートP1の電極、12はポートP2の電極、13はポートP3の電極、14は終端抵抗R、接続用の電極、15、16は、GND電極（GND側の外部電極）である。

【0075】（他の実施例）以上実施例について説明したが、本発明は次のようにしても実施可能である。

（1）、コンデンサ部の容量が大きい場合には、上記実

施例よりも、更に多層化しても良い（誘電体層を多くする）。この場合、4つのコンデンサの各電極を、全て同じ層にパターンニングする。

【0076】（2）、上記コイル部を、更に多層化しても良い。この場合、各コイルの配置は、上記実施例と同じ配置にする必要がある。（3）、終端抵抗R、は、ハイブリッドカブラの外部電極14に接続しても良いが、該ハイブリッドカブラを構成する多層基板に実装しても良い。

【0077】

【発明の効果】以上説明したように、本発明によれば次のような効果がある。（1）、例えばハイブリッドカブラを、90°移相器として設計した場合、誘導結合型ハイブリッドカブラは、容量結合型ハイブリッドカブラに比べて、

①：移相特性の変化が滑らかであり、該移相特性（90°-3°≤φ≤90°+3°帯域）における帯域幅「FB」が広い。

【0078】②：また、挿入損失特性（3dB+1dB帯域）における帯域幅「FB2」も広い。

すなわち、90°移相器として設計した場合、誘導結合型ハイブリッドカブラの方が、容量結合型ハイブリッドカブラよりも帯域幅（FB、FB2）を広く設計でき、量産性の面でも有利である。

【0079】（2）、誘導型ハイブリッド回路は、帯域特性が広いと、製造時に定数のバラツキが発生しても、ハイブリッドカブラの特性への影響が少なく済む。従って、量産性が良い。

【0080】（3）、上記実施例の構成により、特性の安定した誘導型ハイブリッドカブラが量産出来る。すなわち、コイル部と、コンデンサ部は、それぞれ同一層に4つの素子をパターンニングしているため、仮に、製造時のバラツキが発生しても、そのバラツキは、全ての素子に同じように発生するため、ハイブリッドカブラとしての特性ズレは比較的小さくて済む。

【0081】（4）、GND電極11がコンデンサの外側に形成されているので、底面側からの影響を受けにくい。（5）、それぞれのコイル間の磁界結合が発生しても、上記実施例のような対称配置が、印刷方法により、安定して形成されるため、製品の量産時にも、安定した特性の確保が可能となる。

【図面の簡単な説明】

【図1】本発明の原理説明図である。

【図2】本発明の実施例におけるコイルとコンデンサの配置の説明図である。

【図3】本発明の実施例におけるハイブリッドカブラの分解斜視図である。

【図4】本発明の実施例におけるハイブリッドモジュールの斜視図（完成品の外観図）である。

【図5】従来例におけるハイブリッド回路の説明図であ

11

る。

【図6】誘導結合型ハイブリッドカプラの特性例を示した図である。

【図7】容量結合型ハイブリッドカプラの特性例を示した図である。

【符号の説明】

1-1～1-6 多層基板の第1層～第6層

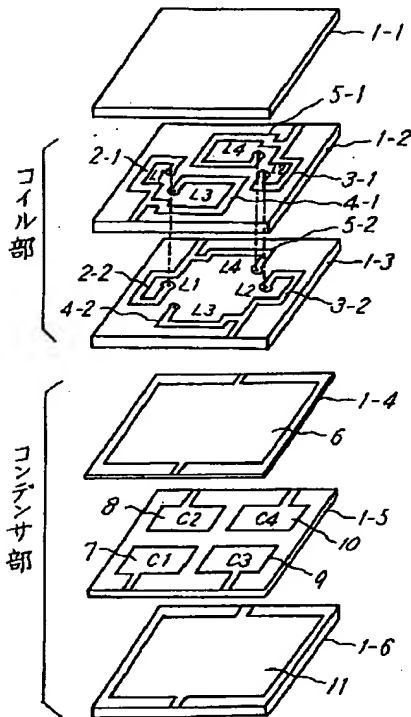
\*

12

- \* 2-1、2-2 コイルL1を構成するコイルパターン
- 3-1、3-2 コイルL2を構成するコイルパターン
- 4-1、4-2 コイルL3を構成するコイルパターン
- 5-1、5-2 コイルL4を構成するコイルパターン
- 6、11 GND電極 (GND電極パターン)
- 7～10 コンデンサ電極パターン

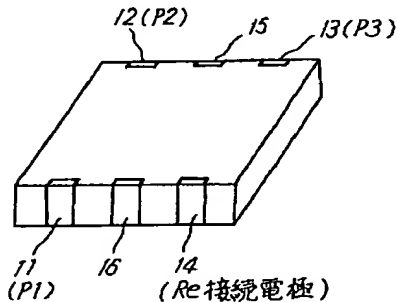
【図1】

本発明の原理説明図



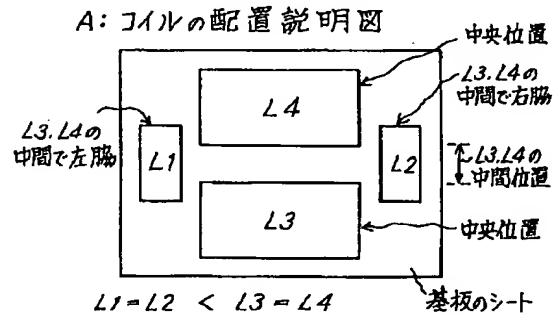
【図4】

ハイブリッドモジュールの斜視図 (完成品の外観図)

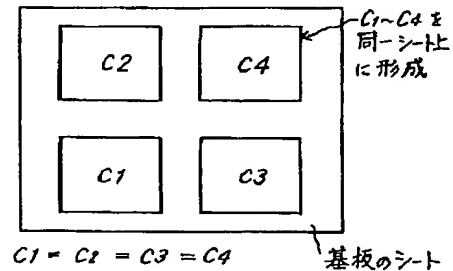


【図2】

コイルとコンデンサの配置の説明図

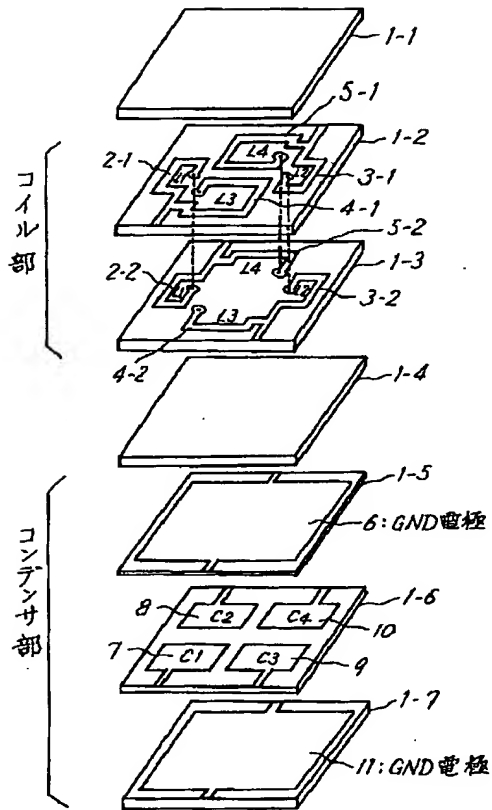


B: コンデンサの配置説明図



【図3】

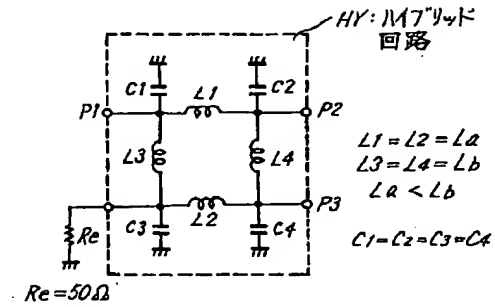
ハイブリッドカプラの分解斜視図



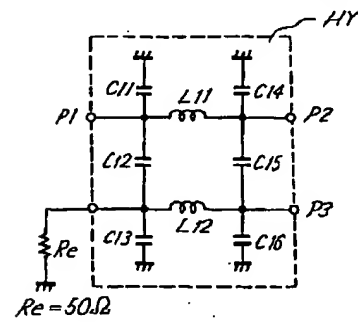
【図5】

ハイブリッド回路の説明図

A: 誘導結合型ハイブリッド回路



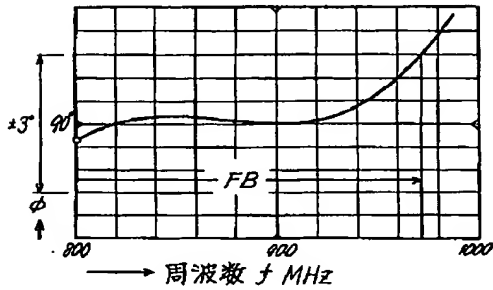
B: 容量結合型ハイブリッド回路



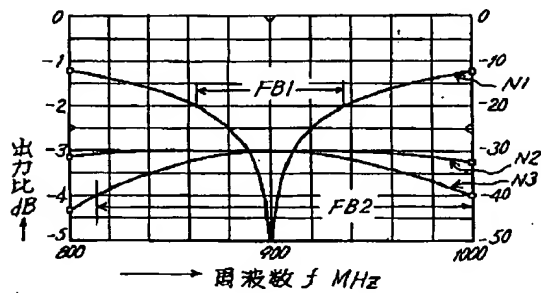
【図6】

誘導結合型ハイブリッドカプラの特性例

A: 移相特性



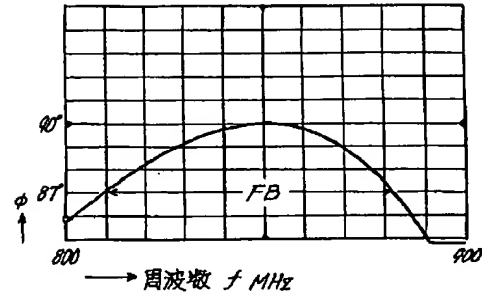
B: 通過帯域特性



【図7】

容量結合型ハイブリッドカプラの特性例

A: 移相特性



B: 通過帯域特性

